

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2004-304019

(43)Date of publication of application : 28.10.2004

(51)Int.Cl.

H05K 3/32  
// H01M 2/10

(21)Application number : 2003-096346

(71)Applicant : MITSUMI ELECTRIC CO LTD

(22)Date of filing : 31.03.2003

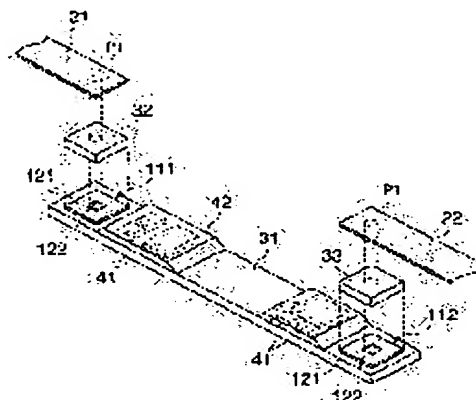
(72)Inventor : ISHIZAKI YOSHINOBU

## (54) CONNECTION PATTERN STRUCTURE OF CIRCUIT BOARD, AND CIRCUIT BOARD

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a connection pattern structure of a circuit board and the circuit board capable of reducing the melting of solder by spot welding, regarding the connection pattern structure of the circuit board and the circuit board for which a terminal is spot-welded to a conductive block soldered on the connection pattern of the circuit board.

**SOLUTION:** In the connection pattern structure of the circuit board for which the terminals (21, 22) are spot-welded to the conductor blocks (32, 33) soldered to land parts (111, 112) formed on the circuit board (31), the land parts (111, 112) are provided with non-soldering parts (121, 122) where soldering is not performed on positions corresponding to positions (P1) where spot welding is performed on the conductor blocks (32, 33).



## LEGAL STATUS

[Date of request for examination]

24.06.2005

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (JP)

## (12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-304019

(P2004-304019A)

(43) 公開日 平成16年10月28日 (2004. 10. 28)

(51) Int. Cl.<sup>7</sup>H05K 3/32  
// H01M 2/10

F I

H05K 3/32  
H01M 2/10C  
M

テーマコード (参考)

5E319  
5H040

審査請求 未請求 請求項の数 5 O L (全 11 頁)

(21) 出願番号 特願2003-96346 (P2003-96346)  
(22) 出願日 平成15年3月31日 (2003. 3. 31)(71) 出願人 000006220  
ミツミ電機株式会社  
東京都多摩市鶴牧2丁目11番地2  
(74) 代理人 100070150  
弁理士 伊東 忠彦  
(72) 発明者 石崎 芳宜  
神奈川県厚木市酒井1601 ミツミ電機  
株式会社厚木事業所内  
Fターム(参考) 5E319 AB10 AC01 AC11 AC20 BB01  
CC02 CC12 CC22 CD60 GG20  
5H040 AA03 AS13 AY04 AY08 DD07  
JJ03

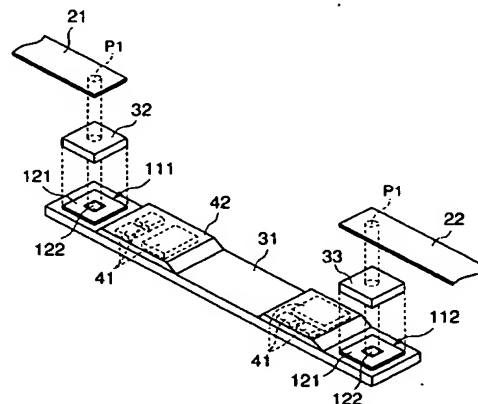
(54) 【発明の名称】 回路基板の接続パターン構造及び回路基板

## (57) 【要約】

【課題】 回路基板の接続パターン上に半田付けされた導電ブロックに端子がスポット溶接される回路基板の接続パターン構造及び回路基板に関し、スポット溶接による半田の溶融を低減できる回路基板の接続パターン構造及び回路基板を提供することを目的とする。

【解決手段】 本発明は、回路基板 (31) に形成されたランド部 (111、112) に半田付けされた導電ブロック (32、33) に、端子 (21、22) がスポット溶接される回路基板の接続パターン構造において、ランド部 (111、112) は導電ブロック (32、33) 上のスポット溶接が行なわれる位置 (P1) に対応する位置に、半田付けが行なわれない非半田付け部 (121、122) を有することを特徴とする。

【選択図】 図1



## 【特許請求の範囲】

## 【請求項 1】

回路基板に形成されたランド部に半田付けされた導電ブロックに、端子板がスポット溶接される回路基板の接続パターン構造において、  
前記ランド部は、少なくとも前記導電ブロック上のスポット溶接が行なわれる位置に対応する位置に、半田付けが行なわれない非半田付け部を有することを特徴とする回路基板の接続パターン構造。

## 【請求項 2】

前記非半田付け部は、前記スポット溶接が行なわれる位置に対応する位置に配置されたスポット溶接部と、  
前記スポット溶接部を前記ランド部の外部と連通する連通路を有することを特徴とする請求項 1 記載の回路基板の接続パターン構造。

## 【請求項 3】

前記連通路は、前記スポット溶接部の幅に比べて小さい幅とされたことを特徴とする請求項 2 記載の回路基板の接続パターン構造。

## 【請求項 4】

前記非半田付け部は、前記ランド部の周縁部に外部に開放して形成されたことを特徴とする請求項 1 記載の回路基板の接続パターン構造。

## 【請求項 5】

回路基板に形成されたランド部に半田付けされた導電ブロックに、端子板がスポット溶接される回路基板において、  
前記ランド部は、少なくとも前記導電ブロック上のスポット溶接が行なわれる位置に対応する位置に、半田付けが行なわれない非半田付け部を有することを特徴とする回路基板。

## 【発明の詳細な説明】

## 【0001】

## 【発明の属する技術分野】

本発明は回路基板の接続パターン構造及び回路基板に係り、特に、回路基板の接続パターン上に半田付けされた導電ブロックに、端子がスポット溶接される回路基板の接続パターン構造及び回路基板に関する。

## 【0002】

## 【従来の技術】

近年、携帯電話をはじめとする携帯端末装置は、その駆動源として電池パックを搭載している。

## 【0003】

図 13 は電池パックの分解斜視図を示す。

## 【0004】

電池パック 1 は、主に、電池本体 11、保護回路基板 12、ケース 13、14 から構成されている。

## 【0005】

電池本体 11 は、例えば、リチウムイオン蓄電池から構成されている。保護回路基板 12 は、電池本体 11 と外部端子との間に接続されており、充電電圧及び電池本体 11 の出力電圧を監視して、電池本体 11 の充放電を制御し、電池本体 11 の保護を行なうための回路が搭載され、電池本体 11 とは端子板 21、22 により接続されている。端子板 21、22 は、電池本体 11 及び保護回路基板 12 にスポット溶接されている。

## 【0006】

図 14 は保護回路基板 12 の分解斜視図、図 15 は保護回路基板 12 に端子板 21、22 をスポット溶接したときの斜視図を示す。

## 【0007】

保護回路基板 12 は、回路基板 31、導電体ブロック 32、33 を含む構成とされている。回路基板 31 は、例えば、多層プリント配線回路基板から構成されており、IC (in

10

20

30

40

50

egrated circuit) チップなどの電子部品 41 が搭載されている。電子部品 41 は導電体ブロック 32、33 とともに、回路基板 31 にリフローなどにより半田付けされた後、樹脂 42 で封止される。保護回路基板 12 は、この状態で、電池パック 1 の組立て先に提供される。導電体ブロック 32、33 は、電池本体 11 を保護回路基板 12 に接続するための電極であり、ニッケル (Ni)、アルミニウム (Al)、銅 (Cu) などの導電体から構成されている。

【0008】

組立て先では、提供された保護回路基板 12 の回路基板 31 の導電体ブロック 32、33 に、電池本体 11 との接続を行なうための端子板 21、22 の一端をスポット溶接する。端子板 21、22 は一端が導電体ブロック 32、33 にスポット溶接された後、矢印 A、B 方向に示すように折曲されつつ、他端が電池本体 11 にスポット溶接される。

【0009】

このとき、従来の回路基板 31 では、導電体ブロック 32、33 を半田付けするためのランド部 51、52 が導電体ブロック 32、33 の下面の略全面に形成されていた (例えば、特許文献 1 参照)。

【0010】

【特許文献 1】

特開 2002-26498 号公報 (図 1、図 2)

【0011】

【発明が解決しようとする課題】

しかるに、従来は導電体ブロック 32、33 を半田付けするためのランド 111、112 が導電体ブロック 32、33 の下面の全面に形成されていたため、導電体ブロック 32、33 に端子板 21、22 をスポット溶接したときに、スポット溶接を行なった部分の半田がスポット溶接の熱により溶融し、膨張して、半田が周辺に飛び散る半田飛びや半田くずが発生する。また、半田の溶融によって、導電体ブロック 32、33 の下面の半田に偏りができ、導電体ブロックに傾きが発生するなどの問題点があった。

【0012】

本発明は上記の点に鑑みてなされたもので、スポット溶接による半田の溶融を低減できる回路基板の接続パターン構造及び回路基板を提供することを目的とする。

【0013】

【課題を解決するための手段】

本発明は、回路基板 (31) に形成されたランド部 (111、112) に半田付けされた導電体ブロック (32、33) に、端子 (21、22) がスポット溶接される回路基板の接続パターン構造において、ランド部 (111、112) は導電体ブロック (32、33) 上のスポット溶接が行なわれる位置 (P1) に対応する位置に、半田付けが行なわれない非半田付け部 (121、122) を有することを特徴とする。

【0014】

本発明によれば、導電体ブロック (32、33) 上のスポット溶接が行なわれる位置 (P1) に対応する位置が、半田付けされていない非半田付け部 (121、122) とされているため、スポット溶接時に熱により半田が再溶融することがなく、よって、スポット溶接による半田飛びや半田くずが発生及び導電体ブロック (32、33) の傾きを防止できる。

【0015】

なお、上記参照符号はあくまでも参考であり、これによって特許請求の範囲が限定されるものではない。

【0016】

【発明の実施の形態】

〔第 1 実施例〕

図 1 は本発明の第 1 実施例の分解斜視図を示す。なお、同図中、図 14 と同一構成部分には同一符号を付し、その説明は省略する。

10

20

30

40

50

## 【0017】

本実施例の保護回路基板101は、導電体ブロック32、33を搭載するための端子接続用ランド部111、112の形状が図14とは相違している。

## 【0018】

図2はランド部111の構成図を示す。図2(A)は平面図、図2(B)は導電体ブロック32を搭載しない状態のA-A断面図、図2(C)は導電体ブロック32を搭載した状態のA-A断面図を示す。

## 【0019】

本実施例のランド部111は、電極部121、及び、非半田付け部122を有する。電極部121は、回路基板31の銅(Cu)などからなる配線パターン上に金(Au)などからなる導電層L1を積層し、その上に半田層L3を積層した構造とされており、導電体ブロック32との電氣的接続を行なうための電極を構成している。

## 【0020】

非半田付け部122は、ランド部111上の導電体ブロック32に端子板21をスポット溶接するスポット溶接箇所P1に対応する位置に配置されている。非半田付け部122は、図2に示すように導電体ブロック32の中央で端子21がスポット溶接される場合には、ランド部111の略中央に矩形状に形成される。非半田付け部121には、導電層L1に代えてレジスト層L2が形成されており、かつ、半田層L3は形成されていない。レジスト層L2は熔融半田をはじく構成とされている。

## 【0021】

本実施例によれば、端子板21を導電体ブロック32にスポット溶接するとき、その熱が導電体ブロック32を伝達してランド部111に到達しても、ランド部111のスポット溶接P1箇所には非半田付け部122が配置されており、非半田付け部122には半田層L3が形成されていないので、半田が再溶融することがなく、よって、半田飛び、半田くずが発生することがない。

## 【0022】

さらに、本実施例では、非半田付け部121が電極部121で閉じた状態となっているので、半田とびや半田くずが発生しても、外部に飛び散ることはない。

## 【0023】

なお、ランド部112はランド部111と略同様な構成であるため、その説明は省略する。

## 〔第2実施例〕

図3は本発明の第2実施例の分解斜視図、図4は本発明の第2実施例の要部の構成図を示す。図4(A)は平面図、図4(B)は導電体ブロック32を搭載しない状態のA-A断面図、図4(C)は導電体ブロック32を搭載した状態のA-A断面図を示す。なお、同図中、図1、図2と同一構成部分には同一符号を付し、その説明は省略する。

## 【0024】

本実施例の保護回路基板201は、ランド部211、212の構造が第1実施例と相違している。

## 【0025】

本実施例のランド部211は、非半田付け部122に連通する連通路223、224を有する構成とされている。連通路223、224は、非半田付け部122の幅d1に設定されている。連通路221、222には、レジスト層L2が形成されており、半田層L3は形成されていない。このため、導電体ブロック32を搭載した場合でも非半田付け部122が連通路221、222を通してランド部211の外部に連通される。

## 【0026】

本実施例によれば、連通路223、224を介して外部と空気が流通可能とされているため、スポット溶接の熱を放熱でき、不要な部分が熱せられるのを防止できる。また、半田層L3を連通路223、224により2個の矩形状とすることにより半田層L3のセルフアライメント効果で、導電体ブロック32の位置ずれすることを防止できる。

10

20

30

40

50

## 【0027】

本実施例では、連通路221、222を矢印X方向に連通させたが、矢印Y方向に連通させるようにしてもよい。

## 〔第3実施例〕

図5は本発明の第3実施例の分解斜視図、図6は本発明の第3実施例の要部の構成図を示す。図6(A)は平面図、図6(B)は導電体ブロック32を搭載しない状態のA-A断面図、図6(C)は導電体ブロック32を搭載した状態のA-A断面図を示す。なお、同図中、図1、図2と同一構成部分には同一符号を付し、その説明は省略する。

## 【0028】

本実施例の保護回路基板301は、ランド部311、312の構造が第1実施例と相違している。本実施例のランド部311は、連通路323、324の幅が第2実施例とは相違している。本実施例の連通路323、324は、非半田付け部122の幅d1より小さい幅d2にされている。連通路321、322には、レジスト層L2が形成されており、半田層L3は形成されていない。導電体ブロック32を搭載した場合には、図6(C)に示すように非半田付け部322が連通路323、324を通してランド部311の外部に連通される。

10

## 【0029】

本実施例によれば、第2実施例と同様に、連通路323、324を介して外部と空気が流通可能とされているため、スポット溶接の熱を放熱でき、不要な部分が熱せられるのを防止できる。また、半田層L3を連通路323、324により2個の矩形状とすることにより、半田層L3のセルフアライメント効果で、導電体ブロック32の位置ずれすることを防止できる。

20

## 【0030】

また、本実施例によれば、連通路323、324の幅d2が第2実施例に比べて狭く、電極部121の面積を大きくできるので、ランド部311と導電体ブロック32とが半田付けされる面積を広くとることができ、よって、ランド部311と導電体ブロック32との接合強度を向上させることができる。

## 【0031】

本実施例では、連通路221、222を矢印X方向に連通させたが、矢印Y方向に連通させるようにしてもよい。

30

## 〔第4実施例〕

図7は本発明の第4実施例の分解斜視図、図8は第4実施例の要部の構成図を示す。図8(A)は平面図、図8(B)は導電体ブロック32を搭載しない状態のA-A断面図、図8(C)は導電体ブロック32を搭載した状態のA-A断面図を示す。なお、同図中、図B、図1、図2と同一構成部分には同一符号を付し、その説明は省略する。

## 【0032】

本実施例の保護回路基板401は、ランド部411、412の形状が第3実施例と相違している。本実施例のランド部411には、矢印X方向に外側部に非半田付け部425、426が設けられている。非半田付け部425、426は、ランド部411の導電部121の外周側部を矩形状に切り欠いて形成されている。

40

## 【0033】

非半田付け部425、426には、レジスト層L2が形成されており、半田層L3は形成されていない。

## 【0034】

本実施例によれば、第3実施例の効果に加えて、導電体ブロック32と導電部122とで形成されるフィレット長を長くできるので、接合強度を向上させることができる。

## 【0035】

## 〔第5実施例〕

図9は本発明の第5実施例の分解斜視図、図10は第5実施例の要部の構成図を示す。図10(A)は平面図、図10(B)は導電体ブロック32を搭載しない状態のA-A断面

50

図、図 10 (C) は導電体ブロック 32 を搭載した状態の A-A 断面図を示す。なお、同図中、図 13 乃至 15 及び図 1、図 2 と同一構成部分には同一符号を付し、その説明は省略する。

【0036】

本実施例の保護回路基板 501 は、ランド部 511、512 の形状が第 3 実施例と相違している。本実施例では、端子板 21 と導電体ブロック 32 とが矢印 X 方向に併設された 2 箇所のスポット溶接箇所 P11、P12 でスポット溶接される構造とされている。

【0037】

このため、本実施例のランド部 511 には、スポット溶接箇所 P11、P12 に対応した 2 箇所に非半田付け部 522、523 が設けられている。非半田付け部 522、523 は、連通路 524 により互いに連通され、連通路 525、526 により外部と連通されている。

10

【0038】

連通路 524～526 は、非半田付け部 522、522 の幅 d1 より小さい幅 d2 にされている。また、連通路 524～526 には、レジスト層 L2 が形成されており、レジスト層 L2 により半田が排除され、半田層 L3 は形成されていない。

【0039】

本実施例によれば、2 箇所のスポット溶接箇所 P11、P12 に対応させることができるため、端子板 21 と導電体ブロック 32 との接合強度を向上させることができる。また、非半田付け部 522、523 を連通させる連通路 524～526 により外部と空気が流通可能とされているため、スポット溶接の熱が非半田付け部 522、523 にこもり、周辺の半田層 L3 の半田が再溶融することを防止できる。また、非半田付け部 522、523 にスポット溶接の熱によって加わる圧力を逃がすことができる。

20

【第 6 実施例】

図 11 は本発明の第 6 実施例の分解斜視図、図 12 は第 6 実施例の要部の構成図を示す。図 10 (A) は平面図、図 10 (B) は導電体ブロック 32 を搭載しない状態の A-A 断面図、図 10 (C) は導電体ブロック 32 を搭載した状態の A-A 断面図を示す。なお、同図中、図 B、図 1、図 2 と同一構成部分には同一符号を付し、その説明は省略する。

【0040】

本実施例の保護回路基板 601 は、ランド部 611、612 の形状が第 1 実施例と相違している。本実施例では、端子板 21 と導電体ブロック 32 とが矢印 Y 方向に併設された 2 箇所のスポット溶接箇所 P21、P22 でスポット溶接される構造とされている。

30

【0041】

このため、本実施例のランド部 611 には、スポット溶接箇所 P21、P22 に対応した 2 箇所の非半田付け部 622、623 が設けられている。非半田付け部 622、623 は、ランド部 611 の外側を矩形状に切り欠いた形状とされ、ランド部 611 の外部に開口した構成とされている。非半田付け部 622、623 には、レジスト層 L2 が形成されており、半田層 L3 は形成されていない。

【0042】

本実施例によれば、2 箇所のスポット溶接箇所 P21、P22 で端子 21 と導電体ブロック 32 とをスポット溶接することができるため、端子 21 と導電体ブロック 32 との接合を確実にこなえる。

40

【0043】

また、本実施例によれば、非半田付け部 622、623 はランド部 611 の外側を矩形状に切り欠いた構成とされているため、外部と空気が流通可能とされおり、スポット溶接の熱が非半田付け部 622、623 にこもり、周辺の半田層 L3 の半田が再溶融することを防止できる。また、非半田付け部 622、623 にスポット溶接の熱によって加わる圧力を逃がすことができる。

【0044】

さらに、本実施例によれば、ランド部 611 の外側部を切り欠き、角部を残すことにより

50

、導電体ブロック 3 2 をランド部 6 1 1 に半田付けする際に、導電体ブロック 3 2 をランド部 6 1 1 に互いの角部が一致するように自動的に調整される、いわゆる、セルフアライメント現象が強く出現するため、導電体ブロック 3 2 をランド部 6 1 1 に正確に位置決めできる。

#### 【0045】

なお、角部は、少なくとも 2 箇所残せば、導電体ブロック 3 2 のランド部 6 1 1 に対するセルフアライメントが期待できるので、他の 2 箇所を切り欠いて非半田付け部とするようにしてもよい。

#### 【0046】

#### 【発明の効果】

本発明によれば、導電体ブロック上のスポット溶接が行なわれる位置に対応する位置が、半田付けされていない非半田付け部とされているため、スポット溶接時に熱により半田が再溶融することがなく、よって、スポット溶接による半田飛びや半田くずが発生及び導電体ブロックの傾きを防止できるなどの特長を有する。

#### 【図面の簡単な説明】

【図 1】本発明の第 1 実施例の斜視図である。

【図 2】本発明の第 1 実施例の要部の構成図である。

【図 3】本発明の第 2 実施例の斜視図である。

【図 4】本発明の第 2 実施例の要部の構成図である。

【図 5】本発明の第 3 実施例の斜視図である。

【図 6】本発明の第 3 実施例の要部の構成図である。

【図 7】本発明の第 4 実施例の斜視図である。

【図 8】本発明の第 4 実施例の要部の構成図である。

【図 9】本発明の第 5 実施例の斜視図である。

【図 10】本発明の第 5 実施例の要部の構成図である。

【図 11】本発明の第 6 実施例の斜視図である。

【図 12】本発明の第 6 実施例の要部の構成図である。

【図 13】電池パックの分解斜視図である。

【図 14】保護回路基板 1 2 の斜視図である。

【図 15】保護回路基板 1 2 に端子板 2 1、2 2 をスポット溶接したときの斜視図である

#### 【符号の説明】

2 1、2 2 端子板

3 1 回路基板、3 2、3 3 導電体ブロック

4 1 電子部品、4 2 樹脂

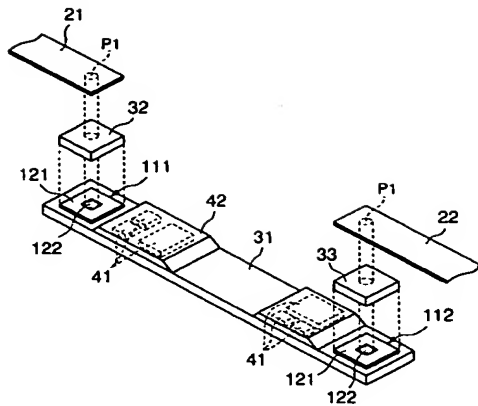
1 1 1、1 1 2、2 1 1、2 2 2、3 1 1、3 2 2、4 1 1、4 1 2、5 1 1、5 1 2、6 1 1、6 1 2 ランド部

1 2 1 導電部、1 2 2、5 2 2、5 2 3、6 2 2、6 2 3 非半田付け部

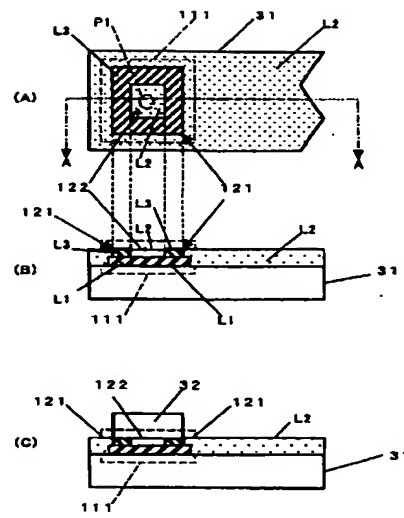
2 2 3、2 2 4、3 2 3、3 2 4、5 2 4、5 2 5、5 2 6 連通路



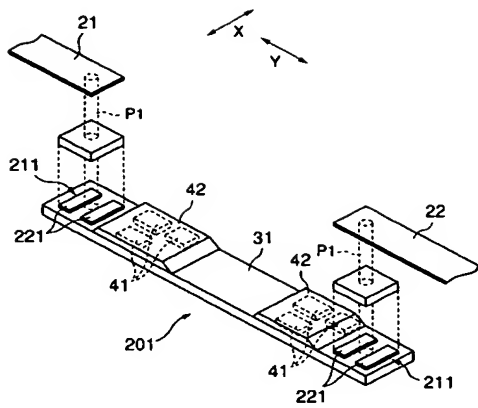
【図 1】



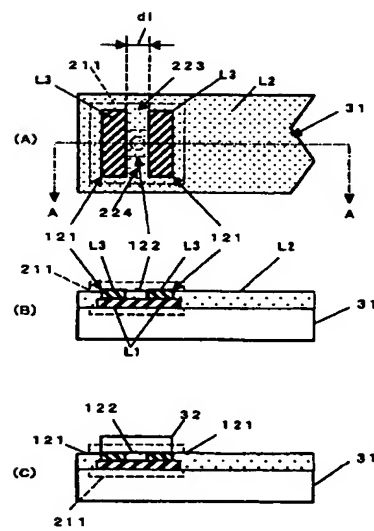
【図 2】



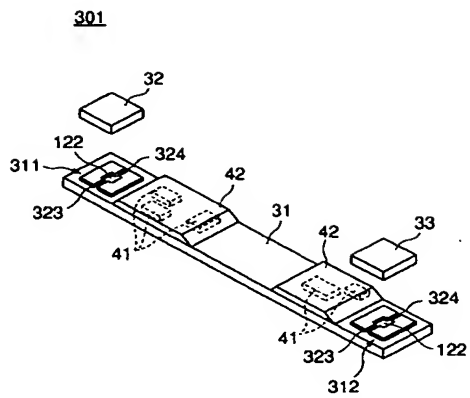
【図 3】



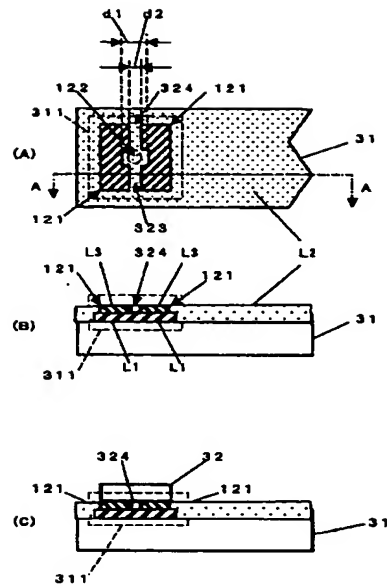
【図 4】



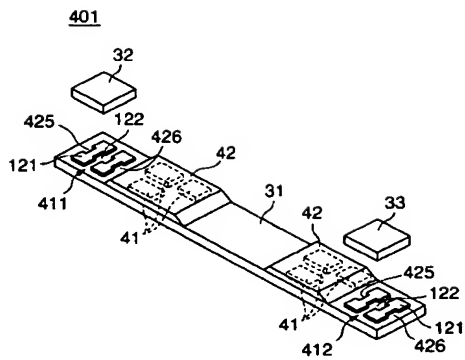
【図 5】



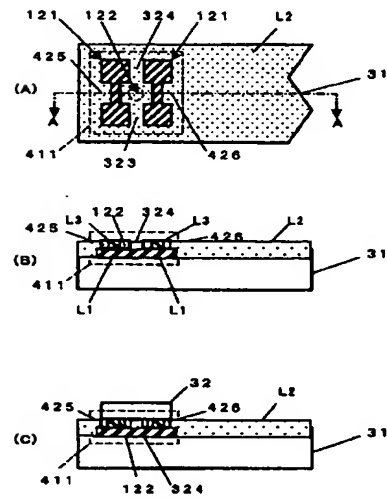
【図 6】



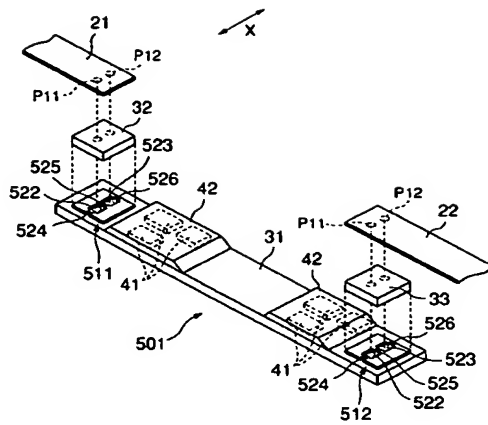
【図 7】



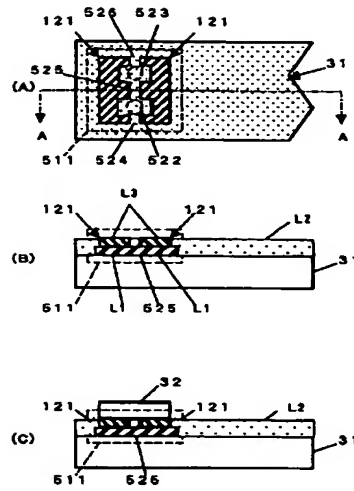
【図 8】



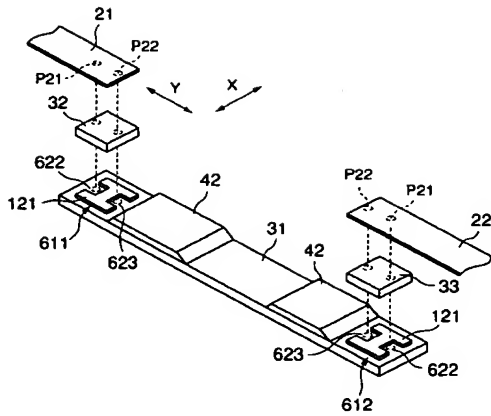
【図 9】



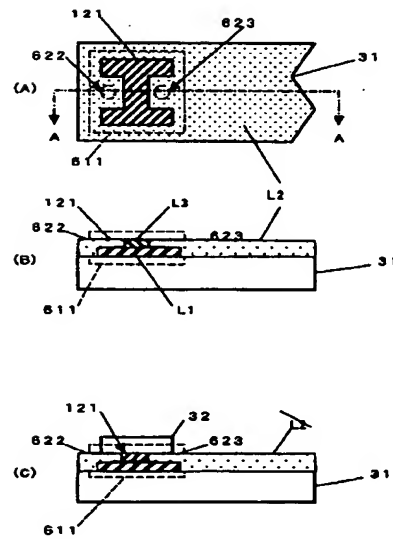
【図 10】



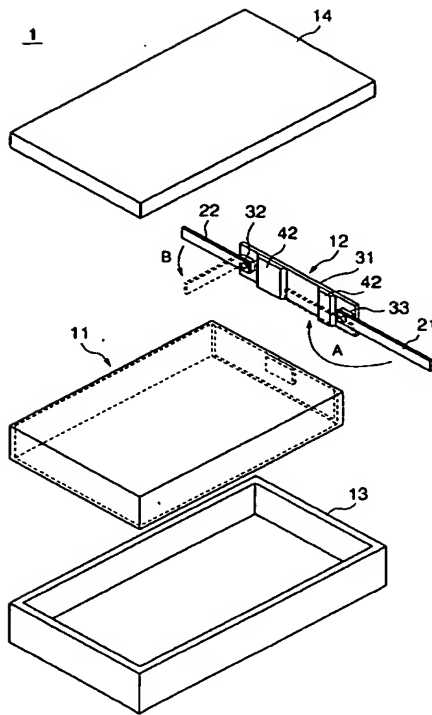
【図 11】



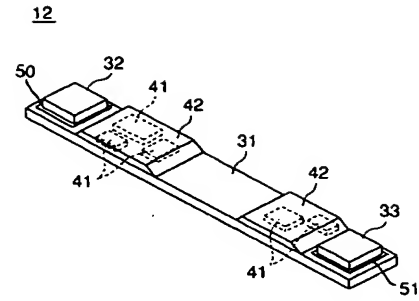
【図 12】



【図 1 3】



【図 1 4】



【図 1 5】

